

Двоичный 4-разрядный счетчик

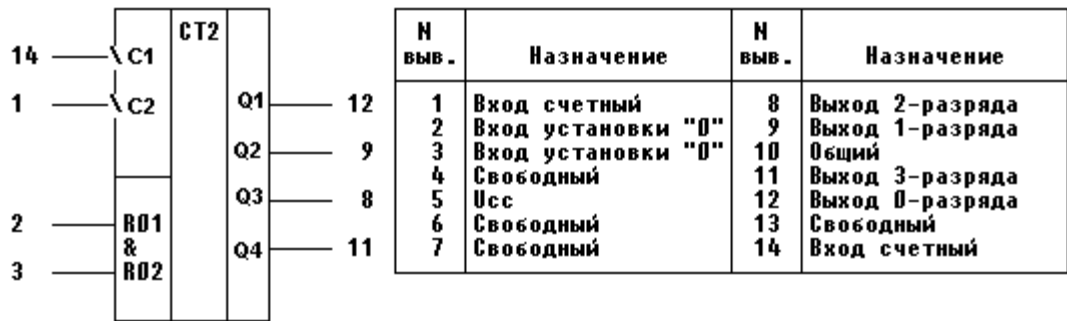
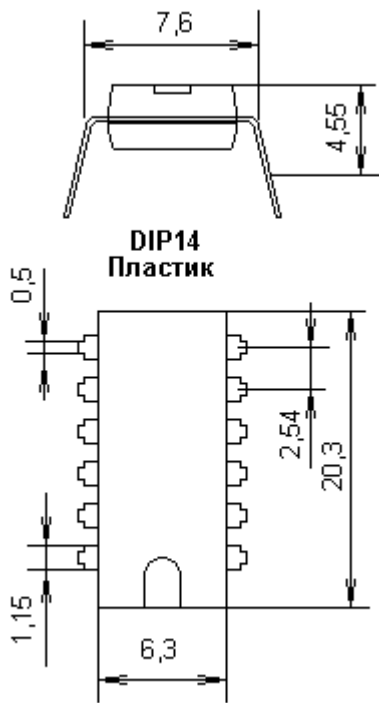


ТАБЛИЦА ИСТИННОСТИ

СЧЕТ	ВЫХОДЫ			
	Q4	Q3	Q2	Q1
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

Данная микросхема — четырехразрядный двоичный счетчик, выполненный на двухступенчатых триггерах J-K типа. Счетчик имеет два счетных входа C1, C2 и два входа установки нуля R01,R02. Вход Q1 внутренне не соединён с последующими триггерами . Это даёт возможность использовать схему в двух независимых режимах работы в качестве : четырехразрядного двоичного счетчика, когда входные счетные импульсы поступают на вход C1. Выходы осуществляют операцию деления на два, четыре, восемь и шестнадцать; трехразрядного двоичного счетчика, когда входные счетные импульсы поступают на вход C2. Первый триггер, не соединённый с другими триггерами схемы, можно использовать как элемент для функции деления на два. Установочные входы микросхемы обеспечивают прекращение счета и возвращают все четыре триггера в состояние низкого уровня, когда на входы R01 и R02 одновременно подается высокий уровень напряжения. При операции счета на одном из входов установки R01 или R02 должен присутствовать потенциал низкого уровня. Таблица истинности показывает состояние на выходах схемы во время операции счета импульсов .(Выводы C2 и Q1 соединены, тактовые импульсы подаются на C1)



Тип микросхемы	K555IE5
Фирма производитель	СНГ
Функциональные особенности	4-разрядный двоичный счетчик
T, C	0...+70
I _{сс} , мА	20
T _{pHL} max, нс	18
T _{pLH} max, нс	16
f _т , МГц	32
Корпус	DIP14